

Patent Abstracts of Japan

PUBLICATION NUMBER : 62020373
PUBLICATION DATE : 28-01-87

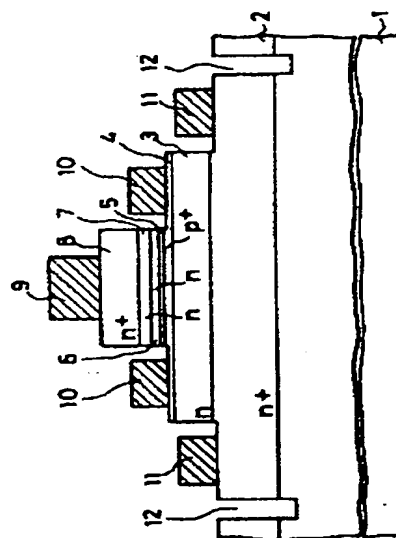
APPLICATION DATE : 19-07-85
APPLICATION NUMBER : 60158260

APPLICANT : FUJITSU LTD;

INVENTOR : INADA TSUGUO;

INT.CL. : H01L 29/72 H01L 29/20

TITLE : SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To prevent diffusion of impurities, by providing a reverse conducting type compound semiconductor emitter layer, which is laminated on a reverse conducting type compound semiconductor graded layer and has a layer that is equal to or wider than an energy band gap on the surface of said graded layer.

CONSTITUTION: In a semiconductor device, a one conducting type compound semiconductor base layer is provided. A non-doped impurity-diffusion preventing layer comprising the same compound semiconductor is laminated on the one conducting type compound semiconductor base layer. A reverse conducting type compound semiconductor graded layer, which forms a part of a emitter layer, is laminated on the impurity-diffusion preventing layer. The energy gap of the graded layer becomes large in comparison with the one conducting type compound semiconductor layer as the graded layer is separated in the direction of the film thickness from the impurity-diffusion preventing layer. A reverse conducting type compound semiconductor emitter layer is laminated on the reverse conducting type compound semiconductor graded layer. The energy band gap of the emitter layer is equal to or wider than that in the surface of the graded layer. Therefore, impurity diffusion from the base layer to the emitter layer is not required to consider.

COPYRIGHT: (C)1987,JPO&Japio

1.2032PCT

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭62-20373

⑫ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)1月28日

H 01 L 29/72
29/20

852G-5F
852G-5F

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 半導体装置

⑮ 特 願 昭60-158260

⑯ 出 願 昭60(1985)7月19日

⑰ 発 明 者	近 藤	和 博	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	稲 田	嗣 夫	川崎市中原区上小田中1015番地	富士通株式会社内
⑲ 出 願 人	富 士 通 株 式 会 社		川崎市中原区上小田中1015番地	
⑳ 代 理 人	弁 理 士 柏 谷 昭 司		外 1 名	

明 細 書

1 発明の名称

半導体装置

2 特許請求の範囲

一導電型化合物半導体ベース層と、

該一導電型化合物半導体ベース層に積層され同じ化合物半導体からなりノン・ドープである不純物拡散阻止層と、

該不純物拡散阻止層に積層され該不純物拡散阻止層から層厚方向に離れるにつれ前記一導電型化合物半導体ベース層に比較してエネルギー・バンド・ギャップが大きくなってエミッタ層の一部をなす反対導電型化合物半導体グレーデッド層と、

該反対導電型化合物半導体グレーデッド層に積層され且つその表面に於けるエネルギー・バンド・ギャップと等しいか或いは広いそれを有する反対導電型化合物半導体エミッタ層とを備えてなることを特徴とする半導体装置。

3 発明の詳細な説明

(概要)

本発明の半導体装置に於いては、一導電型化合物半導体ベース層と反対導電型化合物半導体エミッタ層の一部をなす反対導電型化合物半導体グレーデッド層との間にノン・ドープ化合物半導体不純物拡散阻止層を介挿することに依り、前記ベース層から一導電型不純物が前記グレーデッド層に拡散されてエネルギー・バンド・ギャップ差がなくなることを防止し電流増幅率 β を向上させるようにしたものである。

(産業上の利用分野)

本発明は、エミッタのエネルギー・バンド・ギャップがベースのそれに比較して広がっているヘテロ接合バイポーラ・トランジスタ(heterojunction bipolar transistor: HBT)と呼ばれる半導体装置の改良に関する。

(従来の技術)

近年、HBTに於いて、エミッタを構成する半

導体として $\text{Al}_x\text{Ga}_{1-x}\text{As}$ を、また、ベースを構成する半導体として GaAs をそれぞれ用いることに依り、エミッタをワイド・エネルギー・バンド・ギャップとし、エミッタからベースへのキャリア注入効率を向上し、電流増幅率 β を大きくしたものが知られている。

〔発明が解決しようとする問題点〕

前記のようなHBTに於いて、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ エミッタ層に於ける x 値は、通常、0.3程度にするので、このような $\text{Al}_x\text{Ga}_{1-x}\text{As}$ エミッタ層と GaAs ベース層との間に x 値をエミッタ方向に向けて次第に大きくした $\text{Al}_x\text{Ga}_{1-x}\text{As}$ グレーデッド層を介在させている。

ところで、本発明者等の研究に依ると、良好な性能が得られるべきnpn型のHBTに於けるエミッタ接地直流電流増幅率 h_{FE} が意外に向上しないことが確認された。

その理由は、ベリリウム(Be)をドーブして p^+ 型になっている GaAs ベース層から、そのBeが n 型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ グレーデッド層に

熱拡散されて p 型化してしまい、その結果、 n 型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ エミッタ層に対し p 型化された $\text{Al}_x\text{Ga}_{1-x}\text{As}$ グレーデッド層が接することになり、 pn 接合面に於けるエネルギー・バンド・ギャップ差が殆どない状態になるからである。

第3図は熱処理に依る半導体中のBeの拡散について説明する為の線図であり、縦軸には不純物濃度を、横軸に距離をそれぞれ採っている。尚、この線図はSIMS分析を行った結果を捉めたものである。

図に於いて、実線は成長したままの状態での分析した場合を、破線は 900°C で5(秒)の熱処理を行った状態で分析した場合を、一点鎖線は 1000°C で5(秒)の熱処理を行った状態で分析した場合をそれぞれ示している。

図から明らかなように、Beは GaAs 中で拡散よりも、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 中で拡散する方が遙かに大きいので、前記したように、 n 型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ グレーデッド層に p 型 GaAs ベース層からBeが拡散されて p 型化される現象も発

3

生し易い。

本発明は、この種の半導体装置の構成に極めて簡単な改変を施すことに依り、ベース層からエミッタ層に不純物が拡散されることを防止し、特性を向上することができるようになる。

〔問題点を解決するための手段〕

本発明に依る半導体装置に於いては、一導電型化合物半導体ベース層(例えば p^+ 型 GaAs ベース層4)と、その一導電型化合物半導体ベース層に積層され同じ化合物半導体からなりノン・ドーブである不純物拡散防止層(例えばノン・ドーブ GaAs 不純物拡散防止層5)と、その不純物拡散防止層に積層され該不純物拡散防止層から層厚方向に離れるにつれ前記一導電型化合物半導体ベース層と比較してエネルギー・バンド・ギャップが大きくなってエミッタ層の一部をなす反対導電型化合物半導体グレーデッド層(例えば n 型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ グレーデッド層6)と、その反対導電型化合物半導体グレーデッド層に積層され且つその表面に於けるエネルギー・バンド・ギャップと

5

等しいか或いは広いそれを有する反対導電型化合物半導体エミッタ層(例えば n 型 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ エミッタ層7)と備えてなる構成になっている。

〔作用〕

前記構成に依ると、例えば n 型であったグレーデッド層が例えば p^+ 型であるベース層からの不純物拡散で p 型化されるようなことはなくなるから、 pn 接合面を構成する二つの層の間に於けるエネルギー・バンド・ギャップ差が殆どないといった状態は発生せず、従って、エミッタ層からベース層へのキャリア注入効率は極めて高く、電流増幅率 β は向上する。

〔実施例〕

第1図は本発明一実施例の要部切断側面図を表している。

図に於いて、1は半絶縁性 GaAs 基板、2は n^+ 型 GaAs コレクタ・コンタクト層、3は n 型 GaAs コレクタ層、4は p^+ 型 GaAs ベース層、5はベース層の一部を構成しているノン・

6

ドーパGaNAs不純物拡散防止層、6はエミッタ層の一部を構成しているn型Al_xGa_{1-x}Asグレーデッド層、7はn型Al_xGa_{1-x}Asエミッタ層、8はp⁺型GaNAsエミッタ・コンタクト層、9はエミッタ電極、10はベース電極、11はコレクタ電極、12は絶縁用分離層をそれぞれ示している。

本実施例に於ける各部分の諸データを例示すると次の通りである。

- (i) n⁺型GaNAsコレクタ・コンタクト層2について
厚み: 5000 (Å)
不純物濃度: 3×10^{18} (cm⁻³)
- (ii) n型GaNAsコレクタ層3について
厚み: 3000 (Å)
不純物濃度: 3×10^{16} (cm⁻³)
- (iii) p⁺型GaNAsベース層4について
厚み: 800 (Å) (エミッタ層直下にて)
不純物濃度: 5×10^{18} (cm⁻³)
- (iv) ノン・ドーパGaNAs不純物拡散防止層5に

ついて

厚み: 200 (Å)

(v) n型Al_xGa_{1-x}Asグレーデッド層6に

ついて

厚み: 700 (Å)

不純物濃度: 1×10^{17} (cm⁻³)

x値: 0 ~ 0.3まで変化

(vi) n型Al_xGa_{1-x}Asエミッタ層7について

厚み: 1000 (Å)

不純物濃度: 1×10^{17} (cm⁻³)

x値: 0.3

(vii) n⁺型GaNAsエミッタ・コンタクト層8について

厚み: 2500 (Å)

不純物濃度: 3×10^{18} (cm⁻³)

(viii) エミッタ電極9について

材料: 金 (Au)・ゲルマニウム (Ge) / Au
/ タンタル・シリサイド (WSi)

厚み: 200 (Å) / 1000 (Å) / 3000

7

8

(A)

(iii) ベース電極10について

材料: Au / 亜鉛 (Zn) / Au

厚み: 100 (Å) / 100 (Å) / 3000

(A)

(iv) コレクタ電極11について

材料: Au・Ge / Au

厚み: 200 (Å) / 2800 (Å)

このHBTに於いては、ベース層4とグレーデッド層6との間のエネルギー・バンド・ギャップは充分な差を有するので、エミッタ層の一部を構成するグレーデッド層6からベース層4に対するキャリアの注入効率は極めて高く維持され、有能指数βは300にも達した。因に、従来技術に依るこの種の半導体装置に於ける電流増幅率βは30程度である。

第2図は本発明一実施例のエネルギー・バンド・ダイアグラムを表している。

図に於いて、E_vは伝導帯の底、E_cはフェルミ・レベル、E_hは価電子帯の頂、Eはエミッタ

層、GDはグレーデッド層、NDはノン・ドーパ不純物拡散防止層、Bはベース層をそれぞれ示している。

図から判るように、ノン・ドーパ不純物拡散防止層NDを設けたことに依り、ベース層Bからエミッタ層EにBnが拡散することはなくなるので、ベース層Bとエミッタ層Eとは充分なエネルギー・バンド・ギャップの相違が見られる。

尚、本実施例はコレクタ層が基板側に在り、エミッタ層がその上にある形式を保っているが、これは、エミッタ層を基板側とし、コレクタ層がその上にある形式にしても良い。

(発明の効果)

本発明の半導体装置では、一導電型化合物半導体ベース層と、該一導電型化合物半導体ベース層に積層され同じ化合物半導体からなりノン・ドーパである不純物拡散防止層と、該不純物拡散防止層に積層され該不純物拡散防止層から層厚方向に離れるにつれ漸次一導電型化合物半導体ベース層に比較してエネルギー・バンド・ギャップが大きく

9

10

なってエミッタ層の一部をなす反対導電型化合物半導体グレーデッド層と、該反対導電型化合物半導体グレーデッド層に積層され且つその表面に於けるエネルギー・バンド・ギャップと等しいか或いは広いそれを有する反対導電型化合物半導体エミッタ層と備えた構成になっている。

この構成に依ると、一導電型化合物半導体ベース層の不純物が反対導電型化合物半導体グレーデッド層に拡散され、その導電型を変化させてしまうようなことはなくなる。従って、エミッタ層に於けるエネルギー・バンド・ギャップはベース層に於けるそれに比較して充分に高く保持され、従って、エミッタ層は、所謂、ワイド・エネルギー・バンド・ギャップ・エミッタとして動作し、ベース層に対するキャリアの注入効率は高く、電流増幅率 β は極めて大である。また、ベース層からエミッタ層への不純物拡散は考慮する必要がないから、ベース層に於ける不純物濃度は充分に高くすることができ、従って、ベース層に於ける抵抗値を低くすることができる。

4 図面の簡単な説明

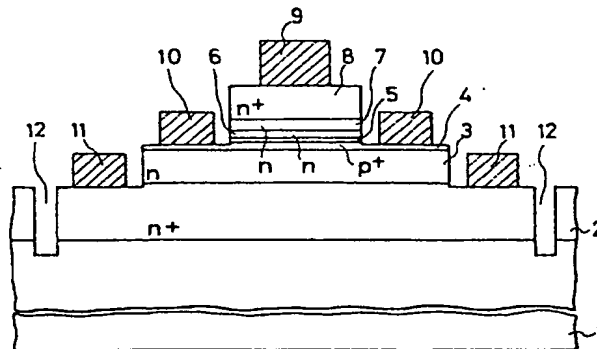
第1図は本発明一実施例の要部切断側面図、第2図はそのエネルギー・バンド・ダイヤグラム、第3図は半導体中に於けるBeの熱拡散を説明するための線図をそれぞれ表している。

図に於いて、1は半絶縁性GaAs基板、2は n^+ 型GaAsコレクタ・コンタクト層、3は n 型GaAsコレクタ層、4は p^+ 型GaAsベース層、5はノン・ドーブGaAs不純物拡散阻止層、6は n 型 $Al_xGa_{1-x}As$ グレーデッド層、7は n 型 $Al_xGa_{1-x}As$ エミッタ層、8は n^+ 型GaAsエミッタ・コンタクト層、9はエミッタ電極、10はベース電極、11はコレクタ電極、12は絶縁分離用溝をそれぞれ示している。

特許出願人 富士通株式会社
代理人弁理士 柏谷昭司
代理人弁理士 渡邊弘一

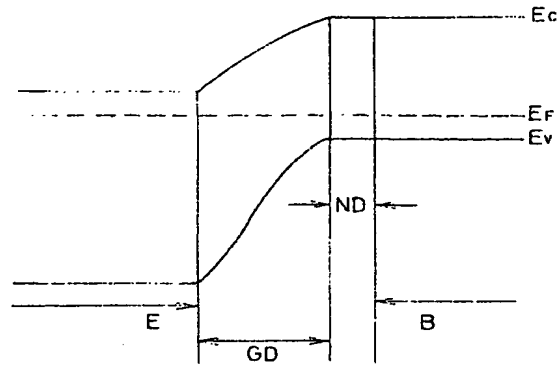
1 1

1 2

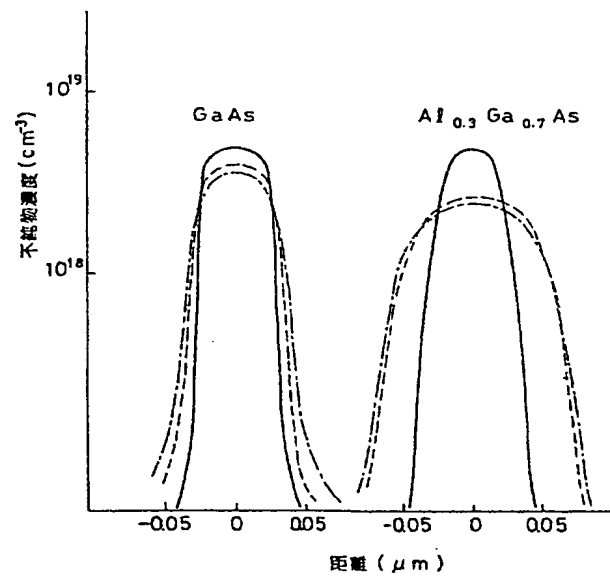


一実施例の要部切断側面図

第 1 図



一実施例のエネルギー・バンド・ダイヤグラム
第 2 図



Beの熱拡散を説明する線図
第 3 図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.
As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.